



Ralph Berres, DF 6 WU und Dieter Barth

Neuer Frequenzzähler für einen älteren Spektrumanalysator

Ältere Spektrumanalysatoren, welche noch keinen Mikroprozessor zur Bedienung verwenden, haben in der Regel eine Frequenzanzeige, die die Abstimmspannung des ersten Oszillators lediglich mit Hilfe eines Digitalvoltmetermoduls anzeigt.

1. Einführung

Bei meinem Spektrumanalysator vom Typ TAKETA RIKEN TR4111A lag die Abweichung von der angezeigten zur tatsächlichen Frequenz bei bis zu 7 MHz (**Bild 1**). Zufällig suchte Dieter aus Bonn für seinen SWOB5 ebenfalls einen Frequenzzähler, somit hatte ich einen Weggefährten für dieses Projekt.

1.1. Pflichtenheft

Gemeinsam machten wir uns ans Werk, wobei folgende Anforderungen festgelegt wurden:

1. Das neue Modul soll anstelle des bisherigen DVM-Moduls eingefügt werden.
2. Es soll die Frequenzen sämtlicher relevanter Oszillatoren erfassen.
3. Es soll die Frequenz, je nach Schalterstellung am Bildanfang oder -mitte messen.
4. Es soll anzeigen, ob eine interne oder eine externe Referenzfrequenz anliegt und den Zustand des Quarzofens überwachen.
5. Die Auflösung und damit die Torzeit soll sich dem Span anpassen und im Bereich von 100 Hz bis 100 kHz liegen.
6. Es soll eine Möglichkeit besitzen, eine eventuelle Abweichung der letzten ZF von seinem Sollwert als Kalibrierkonstante zu erfassen, abzuspeichern und zukünftig zu berücksichtigen.
7. Die Stellungen der beiden Potis „Frequenz grob“ und „Frequenz fein“ sollen erfasst werden, um bei Betätigung der Potis eine Frequenzänderung voraussagen zu können, bis eine aktuelle Messung vorliegt. Das ist besonders bei kleinen „Spans“ von Vorteil, wenn ein

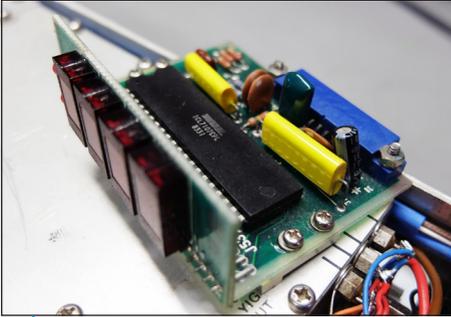


Bild 1: Das alte Original-Anzeigemodul

Scandurchlauf sehr lange (bis zu 100 Sekunden) dauert und in dieser Zeit keine Frequenzmessung erfolgen kann.

8. Das Display soll den vorhandenen Ausschnitt der alten Anzeige optimal ausfüllen.

1.2. Umsetzung

Zunächst sollte die Sache ganz einfach mit einem ATMEGA16 und ein wenig externer Hardware gelöst werden. Die komplette Software musste geschrieben und die Platinenlayouts mit der Software EAGLE erstellt werden. Als erstes wurde ein Lochrasterplatten-Aufbau 1:1 gemacht, welcher bei den beengten Platzverhältnissen als Vorlage für den Entwurf der Leiterplatten diente (**Bilder 2 und 3**).

2. Vorversuche

Die erste Idee war ein Geradeauszähler mit einem LS7060. Dies ist ein kompletter 32 Bit- Zähler, welcher das Ergebnis als 4 mal 8 bit breite Wörter nacheinander auslesen kann. Während der

Messung wird der Sweep angehalten.

Erster Versuch:

Es sollte ein Geradeauszähler werden, dessen Torzeiten von den internen Zählern des ATMEGA16 stammen. Die Schaltung wurde aufgebaut und ein Programm in ATMEL-Basic (Bascom) geschrieben. Leider zeigte sich, dass die gezählten Ergebnisse unstabil und mehr oder weniger zufällig waren. Offensichtlich waren die Torzeiten, die der Prozessor mit Hilfe seiner internen Zähler erzeugt hatte, nicht stabil.

Zweiter Versuch:

Um die Probleme mit der ungenauen Torzeit zu umgehen, wurde ein Reziprozähler mit zwei LS7060-Bausteinen verwirklicht. Hier stellte sich schnell heraus, dass

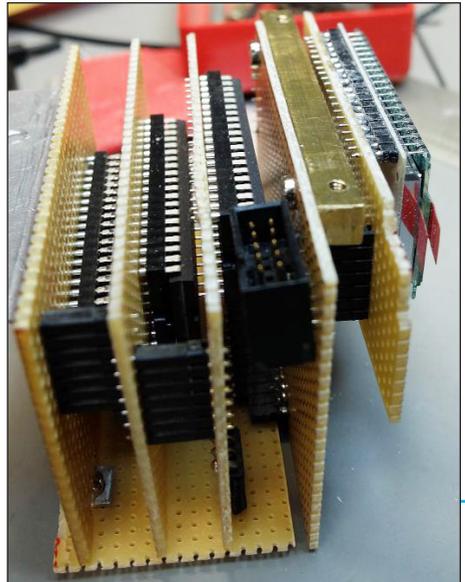


Bild 2: Das komplette Platinen-Dummy von der Seite gesehen



Bild 3: Das eingebaute Dummy von oben

die Stabilität der Anzeige nur mit Hilfe von Fließkomma zu erreichen war. Bei 20 Messungen pro Sekunde stellte sich das als Problem heraus, genau so, wie die Vorgabe der Interrupts, die die Messung auslösen sollten.

Dritter Versuch:

Weil die Ablaufsteuerung mit dem Prozessor nicht zu bewerkstelligen war, sollte diese nun hardwaremäßig aufgebaut werden. Sie steuert die Torzeit, die Speicher sowie Resetimpulse. Das Steckbrett wurde immer voller. Weil ein Reziprozähler hier keinen wirklichen Vorteil mehr bot, wurde es wieder ein Geradeauszähler. Dieser lieferte als erster Aufbau zuverlässige Messergebnisse, wenn auch zunächst nur mit einem Zähler.

Vierter Versuch:

Es sollten 1. und 3. Oszillator nacheinander gemessen und mit einem Multiplexer ausgewählt werden. Das Übersprechen und vor allem die Kurzzeitstabilität waren nicht zufriedenstellend.

Fünfter Versuch:

Nun waren es zwei Zähler (mit LS7060),

die gemeinsam gestartet und gestoppt wurden. Die Ergebnisse wurden nacheinander eingesammelt und miteinander verrechnet.

Dieser Versuch lieferte beim Musteraufbau verlässliche und stabile Messergebnisse. Die Frequenzen stammten aus zwei synchronisierten DDS-Synthesizern, die auch der Frequenzzähler selbst nutzt. Dagegen zeigte sich schnell, dass die heruntergeteilte Frequenzen der Lokaloszillatoren des Spektrumanalysators nicht langzeitstabil genug waren. Ein Fehler von mehreren hundert Hertz in der Anzeige war die Folge, der nach jedem Neustart etwas anders war.

Sechster Versuch:

Jetzt wurde für jeden Oszillator ein Fre-

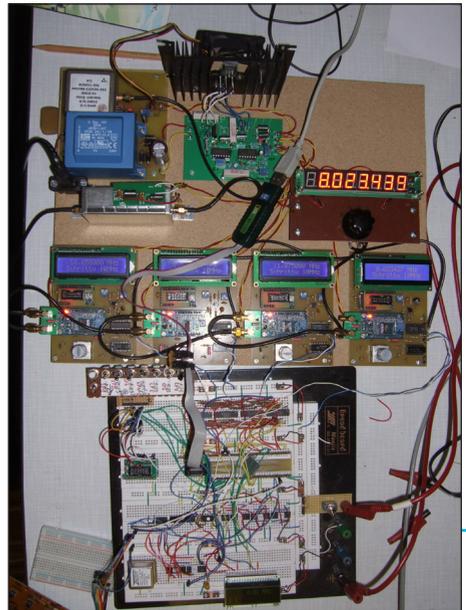


Bild 4: Der Steckbrettaufbau der endgültigen Version



Bild 5: Das Display vom Steckbrett

quenzzähler aufgebaut. Wegen der vielen benötigten Ports war jetzt ein ATMEGA64 notwendig (**Bilder 4** und **5**). Hiermit waren auch aus dem Spektrumanalysator stabile und reproduzierbare Ergebnisse zu gewinnen. Doch zeigte sich, dass die letzte ZF von 3,3 MHz um etwa 33333 Hz daneben lag.

Siebter Versuch:

Eine Kalibrierfunktion wurde noch implementiert, welche die Abweichung der ZF feststellt und als Korrekturwert in einem EPROM abspeichert.

Nun wurden die Leiterplatten (doppelseitig und durchkontaktiert) entworfen und angefertigt (**Bilder 6** und **7**).

Die Software musste noch um die Abfrage der beiden Frequenzeinstellpotentiometer und die Erweiterung des Kalibriermenüs für die ADCs erweitert werden.

3. Beschreibung der Baugruppen

Das Zähler-Modul besteht im wesentlichen aus sechs Leiterplatten für den eigentlichen Zähler, den Referenzfrequenz-Oszillator, sowie vier Frequenzteiler.

3.1. Die Frequenzteiler

Sie teilen die zu messenden Frequenzen unter 20 MHz:

1. Oszillator 2 bis 4 GHz - :256
2. Oszillator 1,52 GHz - :128
3. Oszillator 504 bis 506 MHz - :64
4. Oszillator 33,3 MHz - :2

Über eine dreipolige Stiftleiste werden

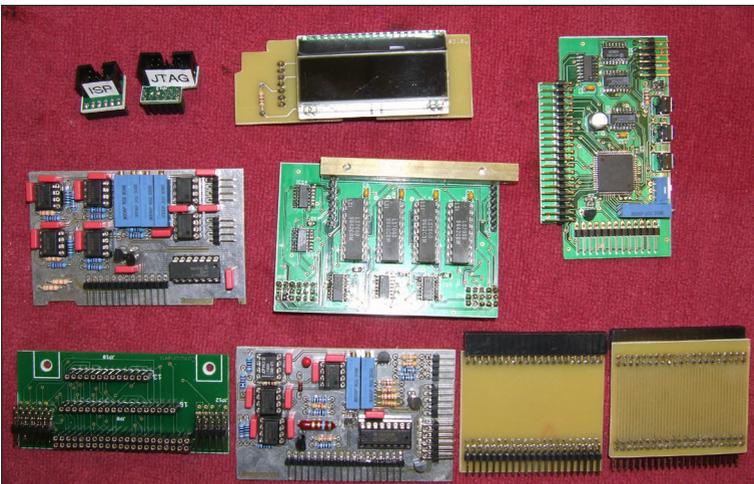


Bild 6:
Alle bestückten
Leiterplatten

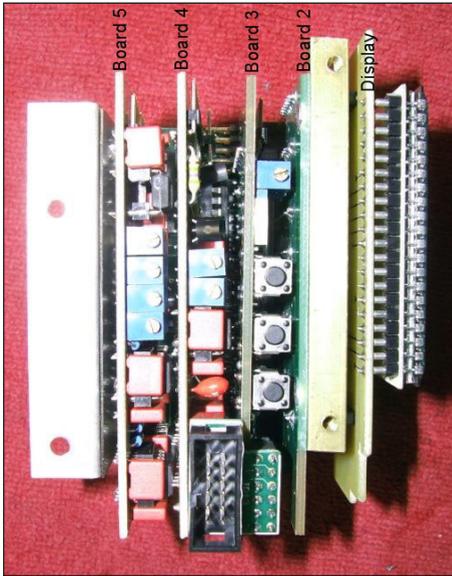


Bild 7: Das komplette Zähler-Modul

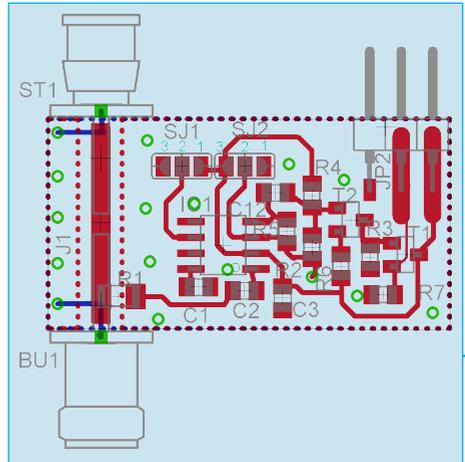


Bild 8: Teiler 2 bis 4 GHz

Teiler 4 arbeitet mit einem 74AC74 TTL (Bilder 12 und 13).

sie mit +5 Volt versorgt und liefern an die Zählerbaugruppe Platine 3 die geteilte Frequenz als TTL-Pegel.

Teiler 1 und 2 arbeiten mit einem UPB1505 mit einstellbarem Teilverhältnis (Bilder 8 und 9). Teiler 3 ist mit einem SDA4212 oder ähnlich bestückt (Bilder 10 und 11).

3.2. Der Referenzoszillator

Diese Baugruppe beinhaltet den 10 MHz-Quarzfenoszillator mit einem TTL-Monoflop 74LS122 und einem Umschaltrelais. Dieses schaltet zwischen ex-

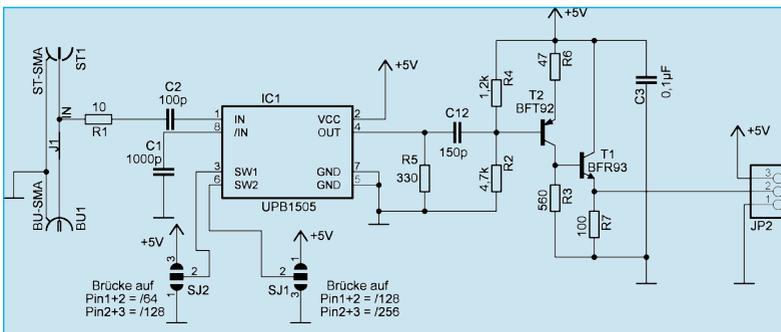


Bild 9: Das Schaltbild des Frequenzteilers 2 - 4 GHz

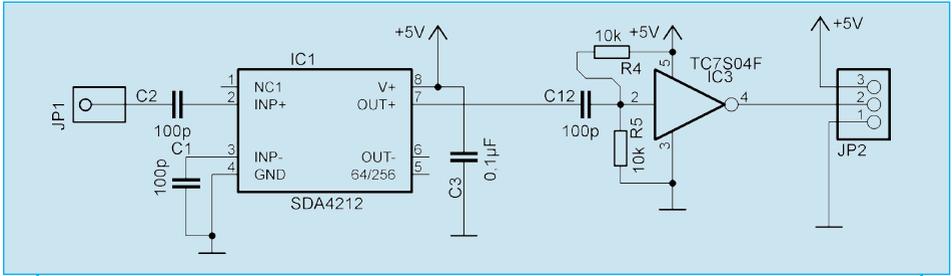


Bild 10: Das Schaltbild des 504 MHz-Teilers

ternem 10 MHz-Takt und internem Quarz-
ofentakt um (Bild 14).

Liegt ein externer Takt an, so triggert das Monoflop, betätigt das Relais und gibt ein TTL-Signal an die Mikroprozessorbau-
gruppe weiter; in der Anzeige erscheint „ext“. Das externe Signal wird auf TTL-Pegel verstärkt und steuert damit auch den Takteingang des Monoflops.

Die Baugruppe auf einer doppelseitigen Platine (Bild 15) wird mittels Stiftleiste (5-polig) und vieradrigem abgeschirmtem Kabel mit der Zählerbaugruppe (Platine 4) verbunden.

4. Mikrocontroller- baugruppe

Diese besteht aus 4 Platinen, auf die Busplatine aufgesteckt, und vorne noch der Display-Platine, Platine 1 (Bilder 16 und 17).

Platine 2: Zähler und Ablaufsteuerung, auf Stirnseite der Busplatine aufgesteckt (Bilder 18 bis 21).

Platine 3: Mikrocontroller, Torzeitauswahl, Entgegennahme der Signale Span 1-5, Bereich 1-3. An der seitlichen Steckerleiste werden Scanstop-Signal, exter-

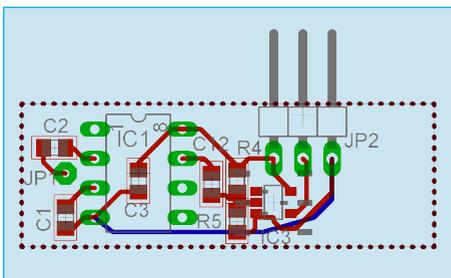


Bild 11: Der 504 MHz-Teiler

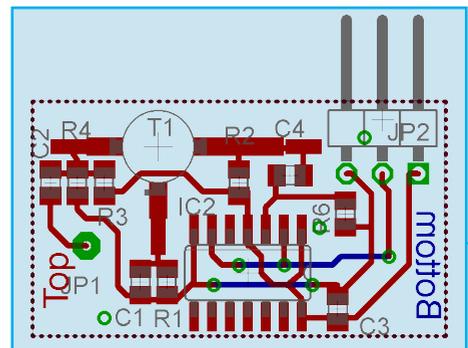


Bild 12: Teiler 33,3 MHz

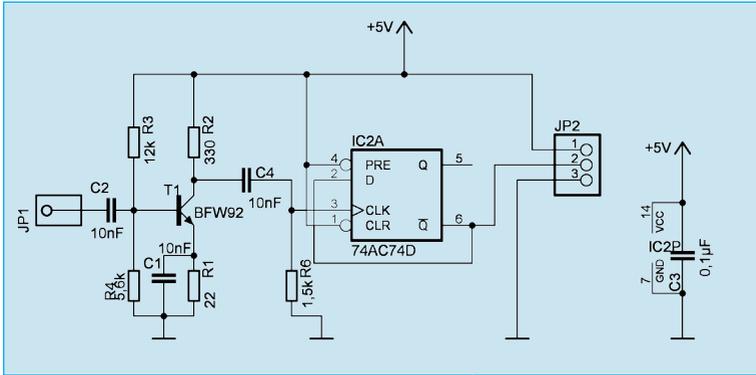


Bild 13:
Teiler 33,3 MHz

ner Programmieranschluss und externe Schalter bzw. Taster angeschlossen (**Bilder 22 und 23**).

der Ablenksägezahnspannung, Umschaltung des Triggerpunktes auf der X-Achse „Mitte“ oder „Links“:

Platine 4: Detektion des Quarzofenstromes, Triggerimpulserzeugung aus

Erzeugung der Referenzspannungen für Triggerpunktgenerator und AD-Wandler.

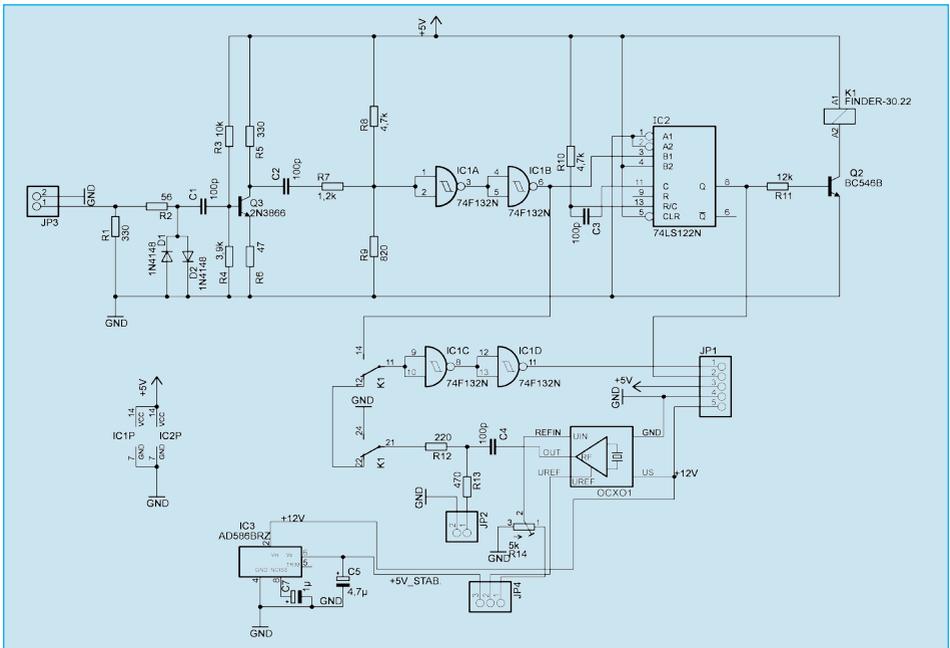


Bild 14: Das Schaltbild des 10 MHz-Referenzoszillators mit OCXO

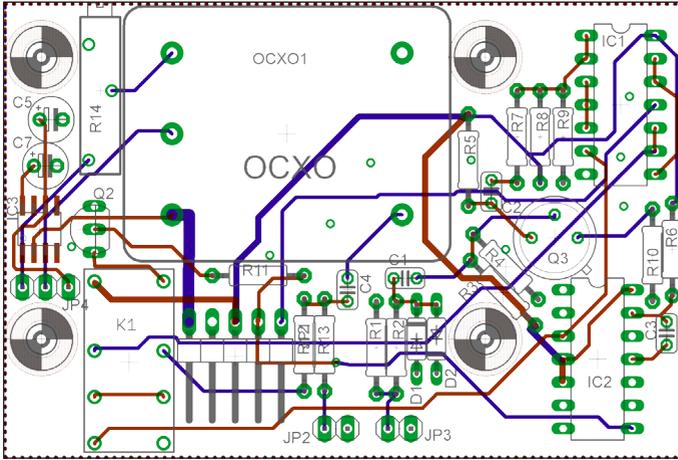


Bild 15:
Die Leiterplatte
des 10 MHz-
Referenz-
oszillators

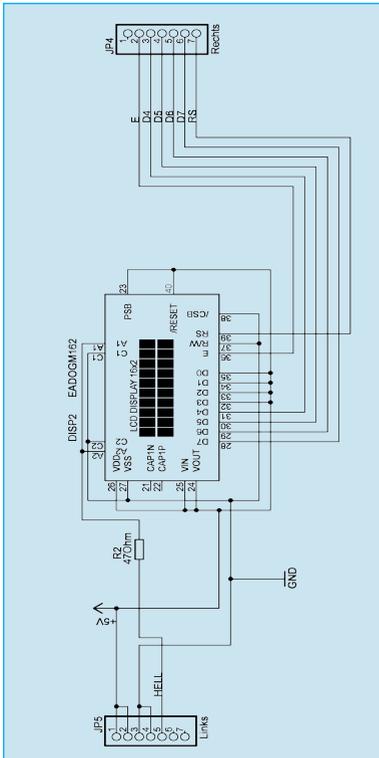


Bild 16: Schaltbild Display-Baugruppe 1

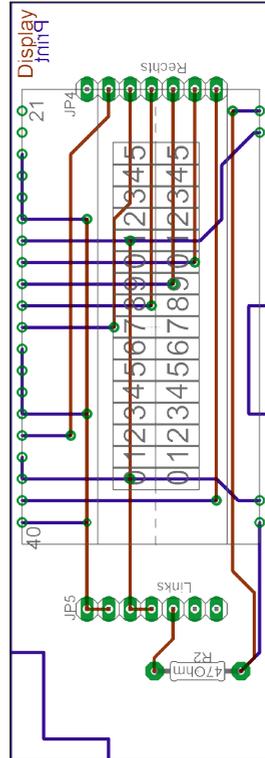


Bild 17: Leiterplatte Display-Baugruppe 1

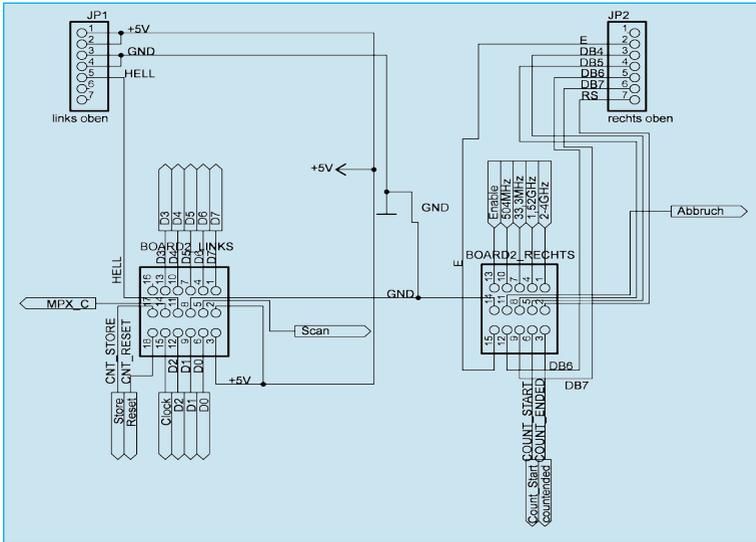


Bild 18:
Schaltbild
Steckverbinder
Baugruppe 2,
Ablaufsteuerung
und Zähler

Abschalten der Betriebsspannung des 2. Oszillators im Messbereich 1,5 bis 3,5 GHz und 2,5 bis 4,5 GHz.
Entgegennahme der vier Oszillatorsigna-

le, des Referenzoszillatorsignales, Sägezahnsignals und Schaltersignales „Center“ an der rechten Seite der Platine.
Weiterleitung an die entsprechende Bau-

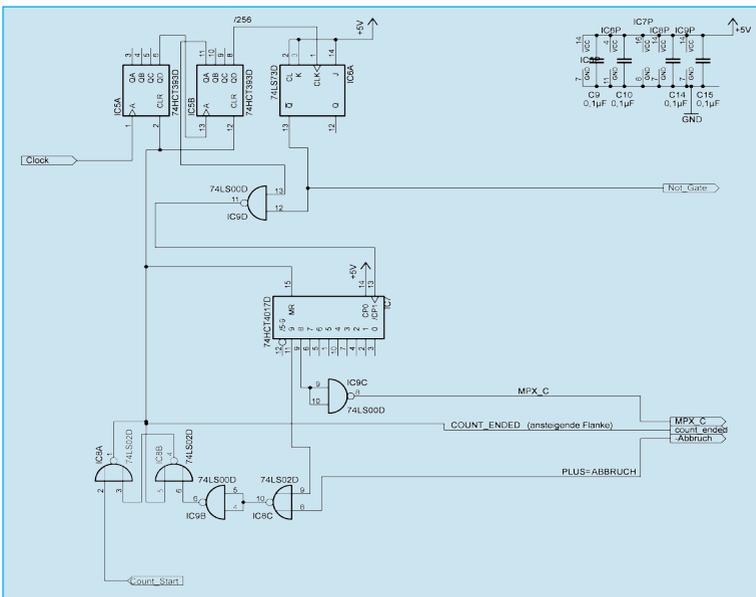


Bild 19:
Schaltbild
der Ablaufsteuerung,
Baugruppe 2

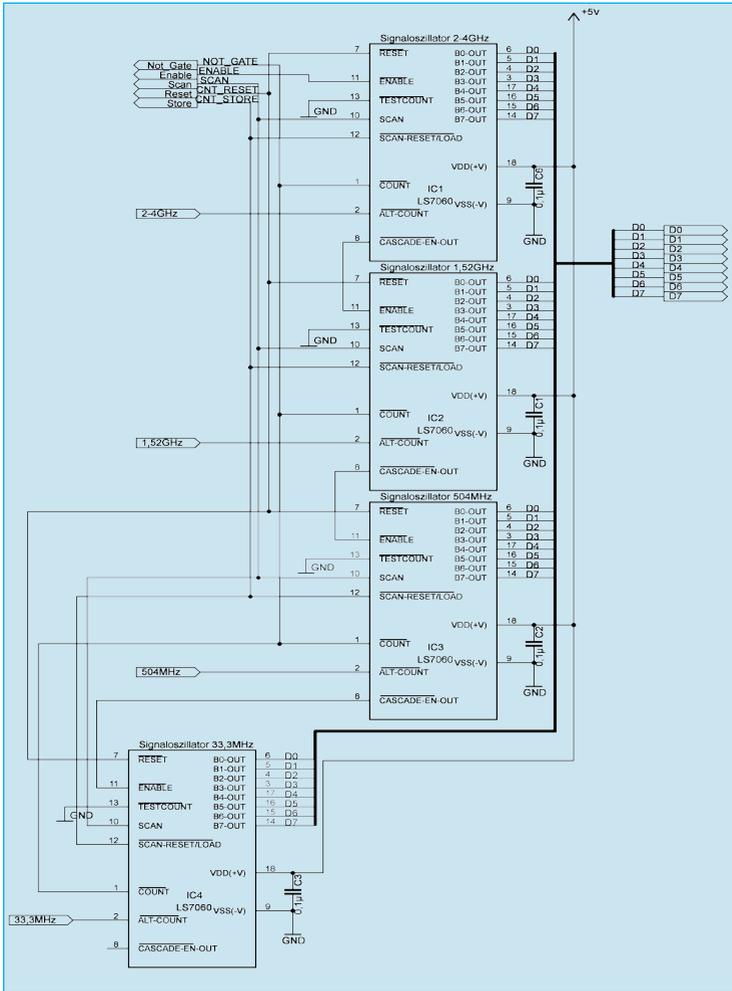


Bild 20:
Zählerschaltbild

gruppen. Das war wegen der vielen benötigten seitlichen Anschlüsse notwendig (**Bilder 24** und **25**).

Platine 5 ist die Analogbaugruppe: Hier sitzt der Analog/Digitalwandler mit seinen Operationsverstärkern an den Eingängen zur Abfrage der beiden Potentiometer „Frequenz grob“ und „Frequenz fein“.

Seitliche Anschlüsse für Potentiometer und Betriebsspannungen (**Bilder 26** und **27**).

Die Platinen 3-5 haben den Anschluss zur Busplatine.

Platine 6 ist die Busplatine, die außer den Steckerleisten keine Bauteile enthält (**Bilder 28** und **29**).